

SYNCHRONIZING CIRCUIT

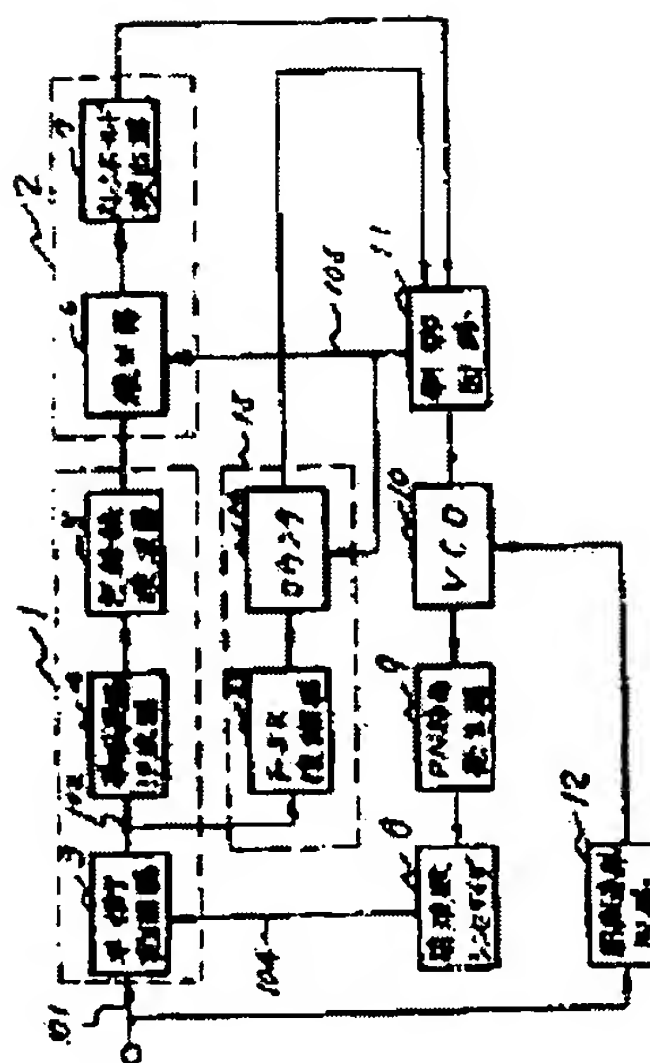
Publication number: JP60194637
Publication date: 1985-10-03
Inventor: TAKADA KAZUHIRO
Applicant: NIPPON ELECTRIC CO
Classification:
 - international: **H04B1/713; H04B1/69;** (IPC1-7): H04J13/00
 - european: H04B1/713; H04B1/713S
Application number: JP19840050428 19840316
Priority number(s): JP19840050428 19840316

Report a data error here

Abstract of JP60194637

PURPOSE: To allow a receiver for frequency hopping spectrum spread communication to acquire synchronism securely by providing an FSK demodulator which receives a reverse spread signal and generates a data signal and a synchronism decision circuit which detects the coincidence between the data signal and a predetermined data pattern.

CONSTITUTION: A conventional circuit is equipped with the 2nd decision circuit 15 consisting of the FSK demodulator 13 and a counter 14. Synchronism is acquired by using the output of the 1st decision circuit 2, but a control circuit 11 sends a timing signal 105 to the synchronism decision circuit 15 and the rate of "1" in the data signal is counted to decide on synchronism after tracking according to whether the counted value attains to a specific value or not. At this time, the value supplied to the counter 14 corresponds to the threshold level supplied to the 1st decision circuit 2, but this value is set according to an error rate of data and finely settable. The result of the 1st decision circuit 2 is determined by a signal-to-noise ratio and hardly influenced by AGC because the FSK demodulator 13 obtains the data signal by comparing a signal level with a noise level relatively.



Data supplied from the esp@cenet database - Worldwide

⑩ 日本国特許庁 (JP)

⑪ 特許出願公開

⑫ 公開特許公報 (A)

昭60-194637

⑬ Int. Cl.

識別記号

庁内整理番号

⑭ 公開 昭和60年(1985)10月3日

H 04 J 13/00

A-8226-5K

審査請求 未請求 発明の数 1 (全3頁)

⑮ 発明の名称 同期回路

⑯ 特 願 昭59-50428

⑰ 出 願 昭59(1984)3月16日

⑱ 発 明 者 高 田 和 宏 東京都港区芝5丁目33番1号 日本電気株式会社内

⑲ 出 願 人 日本電気株式会社 東京都港区芝5丁目33番1号

⑳ 代 理 人 弁理士 内 原 晋

明 細 書

1. 発明の名称

同期回路

データ信号と所定データとの一致する割合を検出し所定割合以上の一致を検出したとき同期を判定する判定出力を前配制御回路に供給する第2の判定回路とを付加したことを特徴とする同期回路。

2. 特許請求の範囲

予め定められたデータによって変調されたスペクトル拡散信号を受けこのスペクトル拡散信号と局部拡散信号との間の相関値を示す相関信号を形成する相関検出器と、この相関検出器の相関信号を受け所定のタイミングにおける同期のスレシホールド判定を行う第1の判定回路と、前記局部拡散信号を形成する拡散信号発生器と、この拡散信号発生器のクロックを生ずるVCOと、前記スペクトラム拡散信号を受け前記局部拡散信号との同期関係を維持する同期追跡回路と、前記第1の判定回路の判定出力を受け前記VCOおよび前記同期追跡回路を制御する制御回路とを含む同期回路において、前記相関検出器から逆拡散された信号を受けデータ信号を復調するFSK復調器と、この復調器の

3. 発明の詳細な説明

〔技術分野〕

本発明は周波数ホッピングスペクトラム拡散通信方式の受信機に用いられる同期回路に関する。

〔従来技術〕

第1図は従来の周波数ホッピングスペクトラム拡散通信方式における受信機の同期回路のブロック図である。この同期回路は、局部拡散信号を発生するための周波数シンセサイザ8およびPN符号発生器9と、搬送波の周波数がPN符号と予め定められたデータとによってホッピングする受信信号(以下プリアンブル信号と呼ぶ)101と局部拡散信号104との相関信号103を形成し、平衡変調器3、帯域通過滤波器4、包絡線検波器5から成る相関検出器1と；この相関信号103

を受け、プリアンブル信号101と局部拡散信号104とのホッピングパターンの一致(以下同期状態と呼ぶ)を検出し、積分器6、スレシホールド検出器7から成る第1の同期判定回路2と;PN符号発生器9のクロックを生ずるVCO10と;同期状態の維持を行う同期追跡回路12と;第1の判定回路2の出力を受けVCO10および同期追跡回路12を制御する制御回路11とを備えている。

この同期回路の動作を説明する。第2図はプリアンブル信号101と局部拡散信号104との間の位相差に対する相関信号出力の特性図を示し、点Aが同期状態である。この同期回路の動作は、第2図の範囲Bに局部拡散信号の位相を調整する捕捉と、点Aの同期状態まで調整する追跡とに分けられる。まず捕捉においては、制御回路11は局部拡散信号104の位相を変化させ判定回路2の出力を監視する。判定回路2が局部拡散信号104の位相が範囲B内に入ったことを出力すると、制御回路11は捕捉を終了し追跡を行うため同期追跡回路12を動作させる。この後制御回路

本発明の構成は、予め定められたデータによって変調されたスペクトル拡散信号を受けこのスペクトル拡散信号と局部拡散信号との間の相関値を示す相関信号を形成する相関検出器と、この相関検出器の相関信号を受け所定のタイミングにおける同期のスレシホールド判定を行う第1の判定回路と、前記局部拡散信号を形成する拡散信号発生器と、この拡散信号発生器のクロックを生ずるVCOと、前記スペクトラム拡散信号を受け前記局部拡散信号との同期関係を維持する同期追跡回路と、前記第1の判定回路の判定出力を受け前記VCOおよび前記同期追跡回路を制御する制御回路とを含む同期回路において、前記相関検出器から逆拡散された信号を受けデータ信号を復調するFSK復調器と、この復調器のデータ信号と所定データとの一致する割合を検出し所定割合以上の一致を検出したとき同期と判定する判定出力を前記制御回路に供給する第2の判定回路とを付加したことを特徴とする。

本発明による同期回路は、プリアンブル信号が

特開昭60-194637 (2)

11は、再び第1の判定回路2の出力により同期状態が得られたかどうかを判定し、その結果によって捕捉のやり直し、または同期追跡の継続かの何れかを行う。

しかし、この従来の同期回路では、受信信号レベルが一定で自動利得調整回路(以下AGCと呼ぶ)を必要としない場合には、第1の判定回路2が正しい判定を行うが、受信信号レベルが変動しそれを補正するため捕捉終了後AGCを動作させると、正しい判定ができないという問題がある。例えば、雑音等により誤って追跡に移行した場合、第1の判定回路2はAGCの作用により雑音を信号と誤認してしまい再び捕捉を行うことができないという欠点があった。

〔発明の目的〕

本発明の目的は、このような欠点を除き、周波数ホッピングスペクトラム拡散通信における受信機の同期獲得を確実に行うことのできる同期回路を提供することにある。

〔発明の構成〕

予め定められたデータパターンになることを利用したものであり、従来の同期回路と、逆拡散された信号を受けデータ信号を生ずるFSK復調器と、このデータ信号と予め定められたデータパターンとの一致を検出する第2の同期判定回路から構成される。

〔実施例〕

以下図面を参照して本発明を詳細に説明する。

第3図は本発明の一実施例のブロック図であり、この実施例は、プリアンブル信号時のデータパターンが全て「1」の場合の例である。この実施例は、第1図の従来回路に対して逆拡散信号102からデータ信号を生ずるFSK復調器13と、ある一定時間内にデータ信号中に含まれる「1」の数が予め定められた値に達したかどうかを判定するカウンタ14とからなる第2の判定回路15を備えることを特徴とする。

このような構成の回路の動作を説明する。

同期の捕捉は、従来の回路と同様に、第1の判定回路2の出力を用いて行うが追跡後の同期の判

特開昭60-194637 (3)

定では、制御回路11が第2の同期判定回路15にタイミング信号105を送出し、そのデータ信号中の「1」の割合をカウントし、そのカウント値が定めた値に達したかどうかで判定を行う。このとき、このカウンタ14に与える値は第1の判定回路2に与えるスレシホールドレベルに相当するが、この値はデータの誤り率に応じて設定される値であり細かい設定が可能である。

また、判定回路1の結果がAGCにより、検波器出力中の雑音レベルの変化によって影響を受けるのに対し、第1の判定回路2の結果はFSK復調器13が信号レベル、雑音レベルの相対的比較によりデータ信号を得るため、信号対雑音比によって決まり、AGCの影響を受けにくい。このため従来の回路と比較すると、本実施例の同期回路は捕捉、追跡後の同期状態かどうかの判定を正しく行うことができる。

〔発明の効果〕

以上説明したように、本発明によれば、周波数ホッピング拡散通信方式の受信機において、その

受信信号レベルが変動するような条件下でも同期状態を確実に得ることが出来る同期回路が得られる。従って、この同期回路を用いれば、その受信信号レベルが大きく変動するような移動系のスペクトラム拡散通信も有効に行うことが出来る。

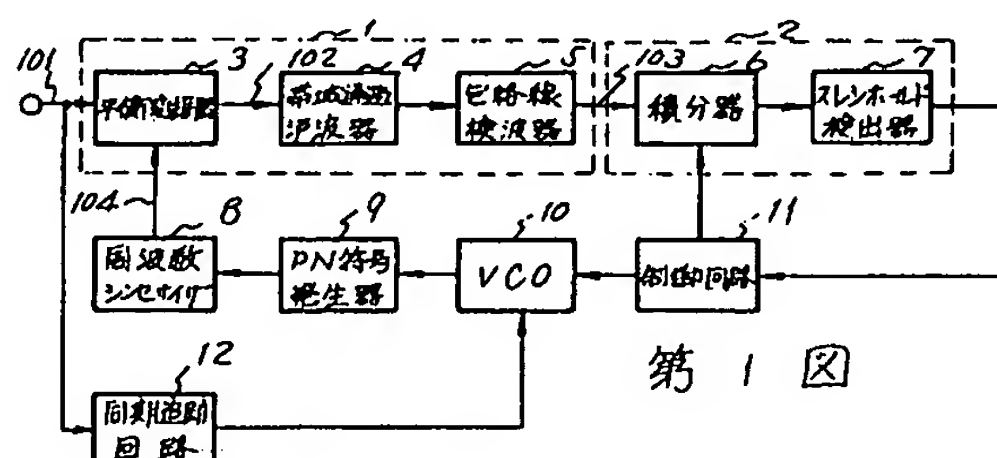
4. 図面の簡単な説明

第1図は従来の周波数ホッピング受信機の同期回路の構成を示すブロック図、第2図は第1図の動作説明を行う相関値パターン図、第3図は本発明の一実施例のブロック図である。図において、

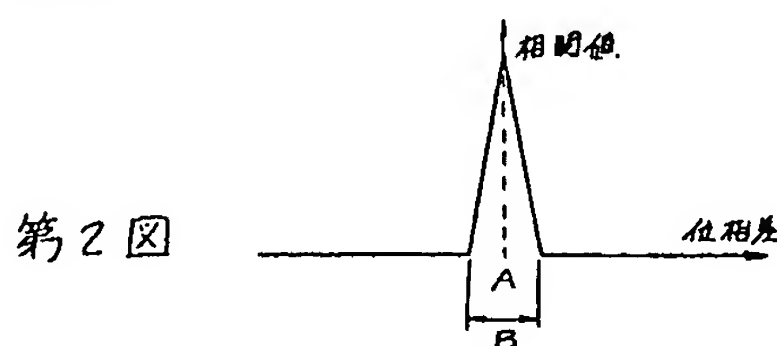
1……相関検出器、2……第1同期判定回路、3……平衡変調器、4……帯域通過濾波器、5……包絡線検波器、6……積分器、7……スレシホールド検出器、8……周波数シンセサイザ、9……PN符号発生器、10……VCO、11……制御回路、12……同期追跡回路、13……FSK復調器、14……カウンタ、15……第2同期判定回路である。

代理人 弁理士 内 原 晋

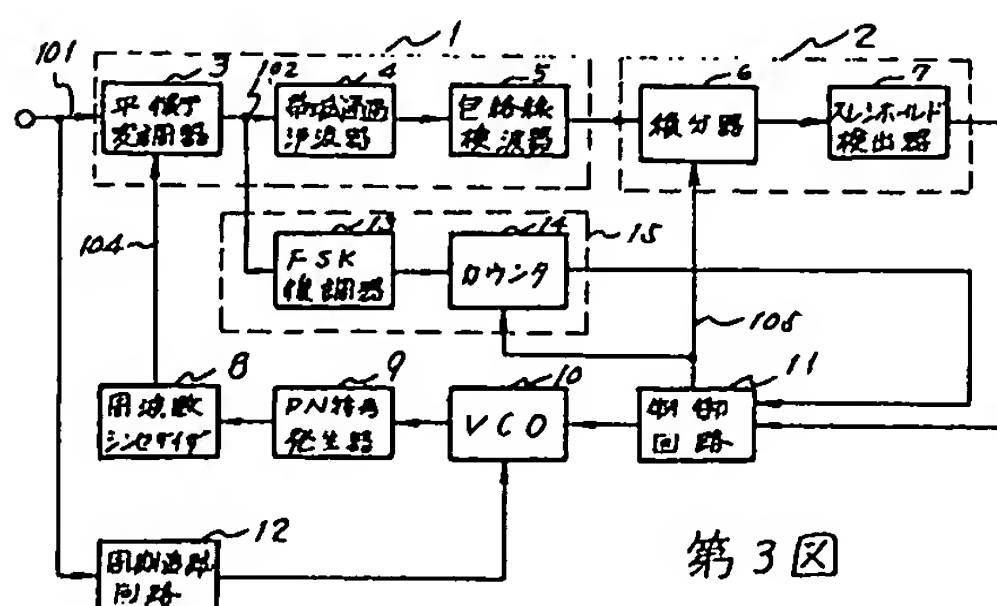
（印）



第1図



第2図



第3図